

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—68793

⑤ Int. Cl.³
G 10 L 1/00

識別記号

庁内整理番号
7350—5D

⑬ 公開 昭和59年(1984)4月18日

発明の数 2
審査請求 未請求

(全 5 頁)

⑭ 音声合成装置

① 特 願 昭57—180201

② 出 願 昭57(1982)10月13日

⑦ 発 明 者 森大輔

門真市大字門真1006番地松下電
器産業株式会社内

⑦ 発 明 者 畠中正彦

門真市大字門真1006番地松下電
器産業株式会社内

⑦ 出 願 人 松下電器産業株式会社

門真市大字門真1006番地

⑦ 代 理 人 弁理士 中尾敏男 外 1 名

明 細 書

1、発明の名称

音声合成装置

2、特許請求の範囲

(1) 素片データを格納する音素片メモリ部と、合成に関する情報を格納する合成情報メモリ部と、出力すべき音声に対応する前記合成情報を前記情報メモリ部から読み込み、当該合成情報に対応する前記素片データを前記音素片メモリ部から読み込み、当該素片データを一時記憶部に格納し、かつ、前記一時記憶部に格納された前記素片データを読み、一定時間周期ごとにデジタル信号として出力する制御部と、前記素片データを一時的に記憶する一時記憶部と、前記制御部から出力されたデジタル信号をアナログ信号に変換するD/A変換部とを備えて成り、補間演算をすべき音素片については予め定められた一定数Nの素片データからなる音素片または前記N個の差分素片データからなる差分音素片として前記音素片メモリ部に格納し、前記差分音素片については当該差分音素片の

直前に出力した前記一時記憶部からの素片データに当該差分データを加算して得られる素片データを当該差分音素片の補間による素片データとして前記一時記憶部に格納し、前記D/A変換部へ出力する操作を当該差分音素片について前記合成情報に定められた回数だけくり返すように構成すると共に、当該差分データを前記合成情報に定められた回数の何回目かごとに加算するという情報を素片加算回数情報として予め前記合成情報メモリ部にメモリし、読み出された前記合成情報に含まれる前記素片加算回数情報に従った回数ごとに当該差分データを前記一時記憶部にある素片データに加算するように構成したことを特徴とする音声合成装置。

(2) 合成情報として時間周期あるいは時間周期の差分に関する情報を合成情報メモリ部に含み、前記時間周期情報を一時記憶部に含み、制御部において前記一時記憶部に格納されている前記時間周期情報に従った時間周期ごとに素片データをD/A変換部に出力し、差分音素片については当該差分

(3) 合成情報として時間周期あるいは時間周期の差分に関する情報を合成情報メモリ部に含み、前記時間周期情報を一時記憶部に含み、制御部において前記一時記憶部に格納されている前記時間周期情報に従った時間周期ごとに素片データをD/A変換部に出力し、差分音素片については当該差分素片の合成情報に含まれている時間周期差分情報を前記合成情報メモリ部に持ち、前記一時記憶部は時間周期情報と当該時間周期差分情報を加算し、その結果の精度を向上させるために前記一時記憶部は当該時間周期情報として前記D/A変換部から

(4) 素片データを格納する音素片メモリ部と、合成に関する情報を格納する合成情報メモリ部と、出力すべき音声に対応する前記合成情報を前記情報メモリ部から読み込み、当該合成情報に対応する前記素片データを前記音素片メモリ部から読み込み、当該素片データを一時記憶部に格納し、かつ、前記一時記憶部に格納された前記素片データを読み、一定時間周期ごとにデジタル信号として出力する制御部と、前記素片データを一時的に記憶する一時記憶部と、前記制御部から出力されたデジタル信号をアナログ信号に変換するＤＡ変換部とを備えて成り、補間演算をすべき音素片については予め定められた一定数 N の素片データからなる音素片または前記 N 個の差分素片データからなる差分音素片として前記音素片メモリ部に格納し、前記差分音素片については当該差分音素片の直前に出力した前記一時記憶部からの素片データ

チ単位で抽出し、抽出した音素片データを音声合成制御情報にしたがって複数回繰り返ししながら順次接続することにより、音素片データを編集して所望の音声信号を合成するものである。また、このような方法では、音素片の波形及びピッチ周期が相異なる音素片の接続点で急激に変化するため、音素片の繰り返しによる周期的なノイズ音が発生し、滑らかな音声信号を得にくいという問題があり、この問題解決のために2つの音素片の間に補間演算により得られる補間音素片を挿入する試みがなされている。すなわち、従来の音素片編集合成方法に適合する音素片補間方法において、補間すべき2つの音素片A，B間におけるくり返し1回の補間波形Cの第k回目の波形 c_k は次式(1)のように表わされていた。

産業上の利用分野

$$C_{ki} = \frac{(B_i - A_i) k}{(j + 1)} + A_i \dots\dots\dots(1)$$
$$k = 1, 2, \dots, j$$

但し、各音素片は N 個の素片データから成り、それぞれの素片データを $A_i, B_i, C_{k,i}$ とする。

しかしながら、このような音素片補間方法において補間音素片 C_{ki} を算出する為には加減乗除全ての演算が必要とされる為、音声合成装置への時間的負荷が大きくなるという問題があった。

発明の目的

本発明の目的は、装置本体における演算のための時間的負荷を軽減し、合成音の品質をよくすることができる音声合成装置を提供することにある。

発明の構成

本発明の音声合成装置は、上式(1)において右辺第1項の1部を差分素片データとしてメモリに格納しておくように構成したものである。かかる構成によれば次式(2)のように補間音素片 C_{ki} を算出する為に必要な演算が加算処理1回のみで可能のようにすることができる。その為に音声合成装置自体の時間的負荷を大きく軽減できる利点を有する。

$$C_{ki} = D_i + C_{(k-1)i} \quad \dots\dots\dots(2)$$

但し、

$$\begin{cases} C_{0i} = A_i \\ D_i = \frac{(B_i - A_i)}{(j+1)} \\ K = 1, 2, \dots, (j+1) \end{cases}$$

以上のことがらは単に素片データについてのみではなく時間周期データについても同様のことがいえる。またメモリとDA変換部が例えばそれぞれ8ビットであるような装置において $B_i - A_i$ が2で音素片のくり返し j が4であるような場合、加算すべき値は1又は0という近似値でしか表わすことができない。そのため、この場合には補間音素片 C_{ki} の算出を行う際音素片のくり返し回数の何回目かごとに加算演算するパラメータ L_k を持ち、 $K = L_k$ が成り立つ場合のみ前記(2)式を実行する。例えば $B_i - A_i$ が2で音素片のくり返し j が4である場合くり返し2回ごとに加算するとすれば加算すべき値は1で次の音素片 B への移動がなめらかになる。この方法によれば音素片のくり返しごとに差分データを加算する方法よりも音

素片 A から B への移動はなめらかになる。

一方、 $B_i - A_i$ が1でくり返し j が4であるような場合何回目かごとに加算する方法による演算においても加算すべき値は1又は0という近似的な表現になってしまう。そのため、この場合にはさらに音素片間の移動をなめらかにし加算演算結果の精度を向上させるために例えば演算結果を一時記憶しておくメモリを12ビット、DA変換部を8ビットで構成し、DA変換部のLSB以下の位をもメモリに持たせるような使い方をすることにより実際にDA変換部より出力するビットより小さい位の演算が可能となるため正確な次の素片の再現ができるという利点がある。

実施例の説明

以下、本発明の音声合成装置の実施例について説明する。第1図は本発明の一実施例を示しており、第1図において、制御部1は出力すべき音声に対応する合成情報を合成情報メモリ部2より読み込む。読み込んだ合成情報に対応する音素片が補間操作を必要としない場合には、読み込んだ合

成情報に対応する素片データを音素片メモリ部3から読み込み、素片データを直接あるいは一時記憶部4へ書き込んだ後に再度一時記憶部4から読み込みながら、予め決められた一定時間周期ごとに、あるいは読み込んだ合成情報に含まれる時間周期情報を一時記憶部4に書き込んだ後にこれを参照した時間周期ごとに、DA変換部5へデジタル信号を出力する。DA変換部5へ入力されたデジタル信号はアナログ信号即ち音声波形信号として出力される。読み込んだ合成情報に対応する音素片が補間操作を必要とする音素片群の先頭に位置する音素片である場合に制御部1は、対応する素片データを音素片メモリ部3から N 個(以下、補間操作を必要とする音素片は全て、予め決められた N 個のデータより成るものとする。)だけ読み込み、素片データと、合成情報に含まれる時間周期情報とを一時記憶部4に書き込んだ後に、素片データを直接あるいは一時記憶部4から読み込みながら、一時記憶部4に書き込まれている時間周期情報を参照しながらDA変換部5へ出力す

る。読み込んだ合成情報に対応する音素片が補間操作を必要とする音素片であり、かつ音素片群の先頭の音素片でない場合に制御部1は、対応する差分素片データを音素片メモリ部3からN個読み込み、かつ一時記憶部4から素片データをN個読み込み、かつ対応する素片データと差分素片データとを合成情報メモリ部2より読み込まれた合成情報に定められた回数の何回目かごとに加算するという情報に従ってあるいは音素片メモリ部3から読み込まれたD/A変換部5の位よりも下位のビットを持つ差分素片データと素片データとを加算しながら、加算結果を一時記憶部4に書き込みかつ、一時記憶部4から時間周期情報を読み込んで合成情報に含まれる時間周期差分情報を合成情報メモリ部2より読み込まれた合成情報に定められた回数の何回目かごとに加算するという情報に従って、あるいは音素片メモリ部から読み込まれたD/A変換部5の位よりも下位のビットをも持つ時間周期差分情報と時間周期情報とを加算し、その加算結果を一時記憶部4へ書き込む。次に素片

データの加算結果を直接あるいは一時記憶部4から読み込んで、一時記憶部4の時間周期情報を参照しながらD/A変換部5へ出力する。尚、このようにしてD/A変換部5へ入力された信号は音声波形信号として出力されるが、高周波領域における雑音を除去する為、さらにローパスフィルタを通すことが望ましい。

第2図は本発明の他の実施例を示しており、第2図において、制御部1は2つの機能を有する。つまり、制御部1は一時記憶部4から出力すべき素片データを読み込んで一時記憶部4の時間周期情報を参照しながらD/A変換部5に出力する機能と、それ以外の機能とに分割するよう出力制御部7と処理制御部6で構成される。つまり、D/A変換部5への出力情報は全て一時記憶部4を介することにより行なわれるような構成である。ここでは、前者の機能を出力制御部7、後者の機能を処理制御部6で行なり。さらに、合成情報メモリ部2と音素片メモリ部3とは必ずしも物理的に分割された単位である必要はないこともつけ加えてお

く。

第3図は本発明の一実施例を示しており、第3図において12ビットの一時記憶部4と、8ビットの合成情報メモリ部2および音素片メモリ部3との下の位を同じにし、両者のビットaおよびビットa'と8ビットのD/A変換部5のLSBとを同じ位に持つことにより合成情報メモリ部2および音素片メモリ部3の演算をD/A変換部5により出力されるビット以下の位で行うことができる。そのため実際出力されるD/A変換部5の値は精度の高いものとなる。さらに、第3図によるビット数、ビット配分について何ら制約を持たないこともつけ加えておく。

発明の効果

以上のように本発明によれば、音素片を差分素片データとしてメモリに格納しておくように構成することにより、音声合成装置自体において演算の為の時間的負荷が軽減されるだけでなく、さらに、素片データの大半を素片差分データとしてメモリに格納できる為、メモリ容量を節約できると

いう効果も得られる。さらに、合成音品質の向上に関しても、Nの値の調整により非常に大きな効果を得ることができる利点を有するものである。

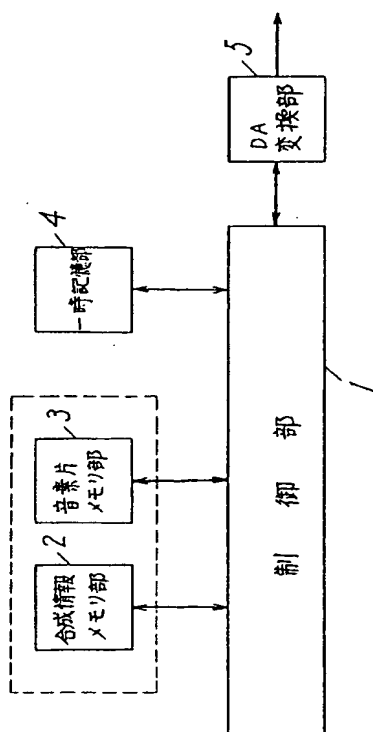
4、図面の簡単な説明

第1図は本発明の音声合成装置の一実施例を示すブロック図、第2図は本発明の音声合成装置の他の実施例を示すブロック図、第3図は本発明におけるメモリおよび記憶部におけるビット配分の一実施例を示す構成図である。

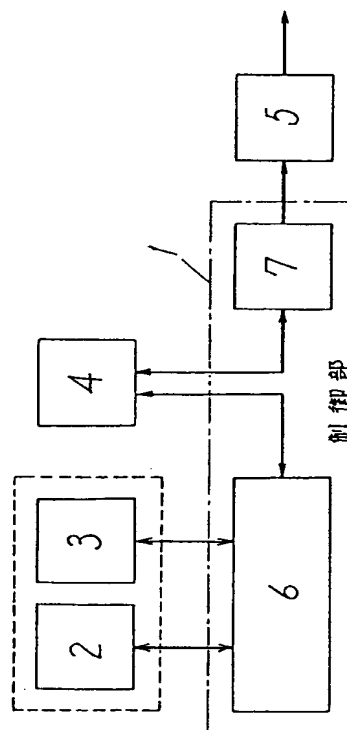
1……制御部、2……合成情報メモリ部、3……音素片メモリ部、4……一時記憶部、5……D/A変換部、6……処理制御部、7……出力制御部。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

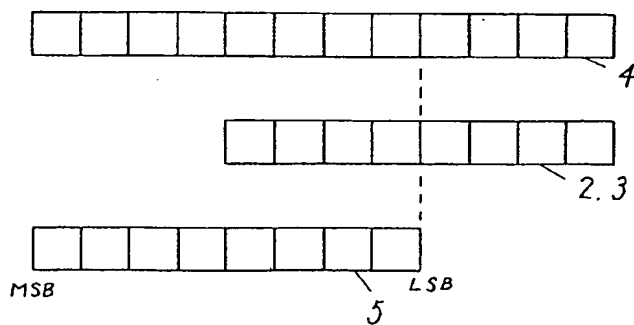
第 1 図



第 2 図



第 3 図



This Page Blank (uspto)

(11) Japanese Patent Application

Laid-open (KOKAI) No. 59-068793

(43) Laid-opened Date: April 18, 1984

(54) Title of the Invention: SPEECH SYNTHESIS APPARATUS

(21) Application Number: 57-180201

(22) Filing Date: October 13, 1982

(71) Applicant: Matsushita Denki Sangyo Kabushiki Kaisha

(72) Inventor: Masahiko Hatanaka

This Page Blank (uspto)